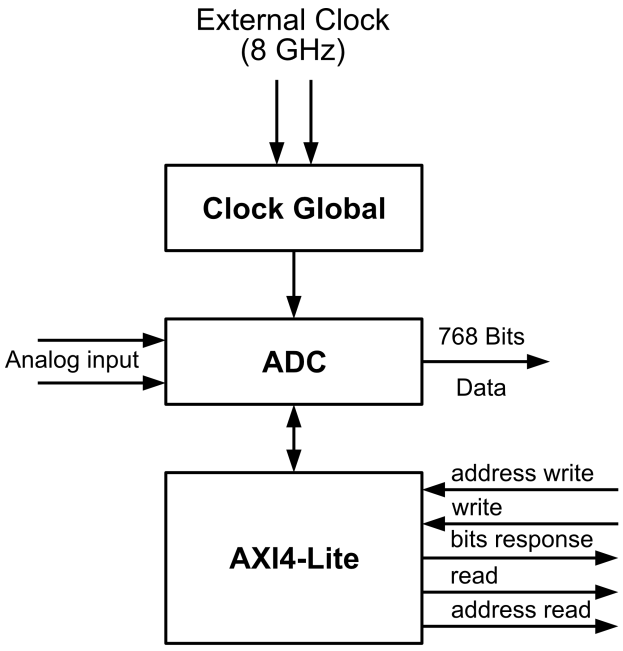
MALT-64G-ADC

IP-блок. Аналого-цифровой преобразователь

Бриф BR1001

Ред. 14.09.2026



Высокоскоростной IP-блок радиочастотного АЦП для прямой оцифровки широкополосных аналоговых сигналов. Блок построен на основе SAR-архитектуры с временным интерливингом, ключевым элементом которой является система синхронизации и распределения тактового сигнала между подканалами. Для компенсации технологических и эксплуатационных разбросов спектральных характеристик реализованы встроенные алгоритмы калибровки смещения нуля, коэффициента усиления и временных рассогласований между каналами. Цифровая часть блока формирует выходной поток данных и содержит интерфейс управления AXI-Lite, необходимый для настройки режимов работы, запуска встроенных процедур калибровки и мониторинга состояния.

ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Тип IP-блока	Физический (HARD IP)
Статус IP-блока	Разработан, проверен в кремнии в 2023 году
Проектные нормы, нм (технологический процесс)	28
Разрядность, бит	8
Частота дискретизации, Гвыб./с	48-64
Архитектура	SAR-АЦП с временным интерливингом
Полоса пропускания аналогового входа, ГГц	16
Эффективная разрядность (ENOB), бит	4.6
Напряжение питания, В	0,9 (ном.)
Потребляемая мощность, мВт	600 (64 Гвыб./с)
Конфигурация входа	дифференциальный со связью по постоянному току (DC)
Входное сопротивление, Ом	50 (дифф.)
Входная емкость, фФ	30
Размах входного сигнала (дифф.), мВpp	14-900
Среднеквадратичный апертурный джиттер, фс	60
Площадь, мм^2	0,6
Условия поставки IP-блока	Готов к поставке

ООО «Мальт Систем»
119331, г. Москва, пр-кт Вернадского, дом 21, к. 3
e-mail: info@maltsystem.ru