



IP-блок предназначен для интерфейсного взаимодействия с синхронной динамической памятью с произвольным доступом (SDRAM). Вся логика управления вынесена на внешний контроллер, подключаемый через стандартный интерфейс DFI. Такая архитектура обеспечивает максимальную гибкость. Можно использовать собственный оптимизированный контроллер, а IP-блок гарантирует целостность сигналов и соответствие спецификации JESD79-4C (DDR4). Цифровая часть блока содержит конфигурационный интерфейс AXI-4 Lite для настройки регистров. Встроенный контроллер управления каналом передачи данных позволяет выполнять функции базовых калибровок, генерировать тестовые последовательности для внешней SDRAM-памяти и выполнять функции для доступа к MR-регистрам. Для выравнивания сигналов записи и чтения используется независимый от контроллера режим обучения интерфейса физического уровня. Эффективность передачи данных обеспечивается встроенной схемой тактирования в виде высокоскоростного блока ФАПЧ. Решение ориентировано на применение в серверах, в специальных процессорах и ускорителях для высокопроизводительных вычислений, а также для систем-на-кристалле, оснащенных собственными контроллерами оперативной памяти DDR4.

Технические характеристики

Тип СФБ:	Физический (HARD IP)
Статус СФБ:	Разработан, проверен в кремнии в 2023 году
Проектные нормы, нм: (технологический процесс)	28
Поддерживаемый стандарт DDR4:	JESD79-4C (3200 MT/s)
Значения поддерживаемых скоростей, МТ/с:	1600, 1866, 2133, 2400, 2666, 2933, 3200
Разрядность, бит:	64
Тип оксидного слоя транзисторов ввода-вывода (OD2), В:	1.8
Метод корпусирования, -:	Поддержка корпуса Flip Chip
Напряжение питания, В:	0.9 & 1.2;
Выходное сопротивление драйвера, Ом:	34, 40, 48, 60, 80, 120, 240;
Термирование приемника ODT, Ом:	34, 40, 48, 60, 80, 120, 240;
Интерфейсы:	– DDR PHY интерфейс (DFI) – Нативный (Native)
Мощность, мВт:	4000
Площадь, мм ² :	7,1
Условия поставки СФБ:	Готов к поставке

Данный продукт поставляется в соответствии с условиями лицензирования IP-блоков Malt System. Характеристики основаны на результатах посттопологического моделирования и могут быть изменены на этапе финальной реализации.

Области применения

- Высокопроизводительные вычисления с использованием специализированных процессоров и ускорителей (AI/ML, GPU, DSP);
- Буферизация пакетов сетевых процессоров и коммутаторов в памяти DDR4 с минимальной задержкой;
- Системы-на-кристалле, оснащенные собственными контроллерами оперативной памяти DDR4, оптимизированными под конкретные алгоритмы.