

Разработка СНК с ПЛИС в открытых инструментах

**Открытая конференция
ИСП РАН им. В.П. Иванникова
2022**

**Лукьянченко Г.А., Монахов А.М., Уманский М.В.,
Елизаров С.Г.**

ООО «Мальт систем»



Содержание



- 1 Введение**
- 2 Открытые маршруты разработки СБИС и прошивок ПЛИС**
- 3 PDK**
- 4 СнК с ПЛИС**
- 5 Оценка результатов**
- 6 Выводы**

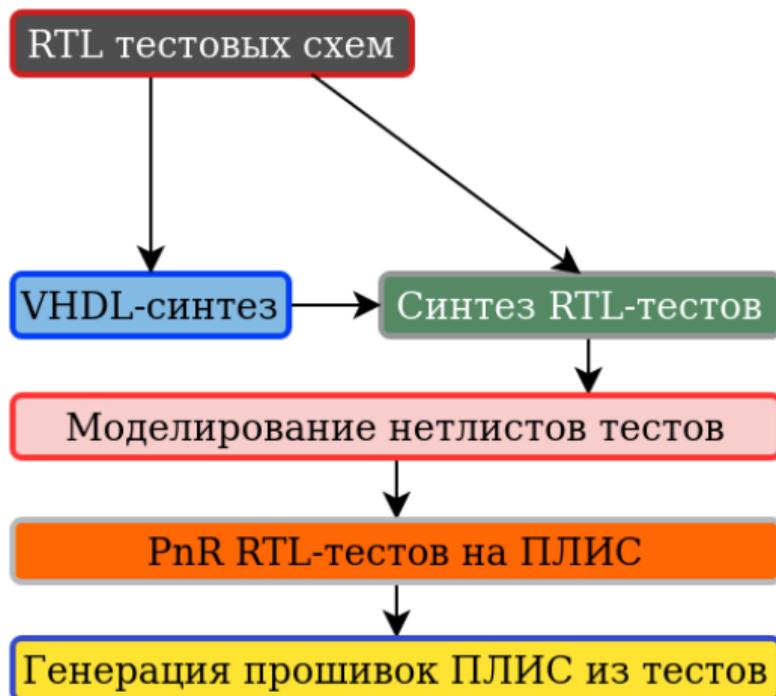
Введение



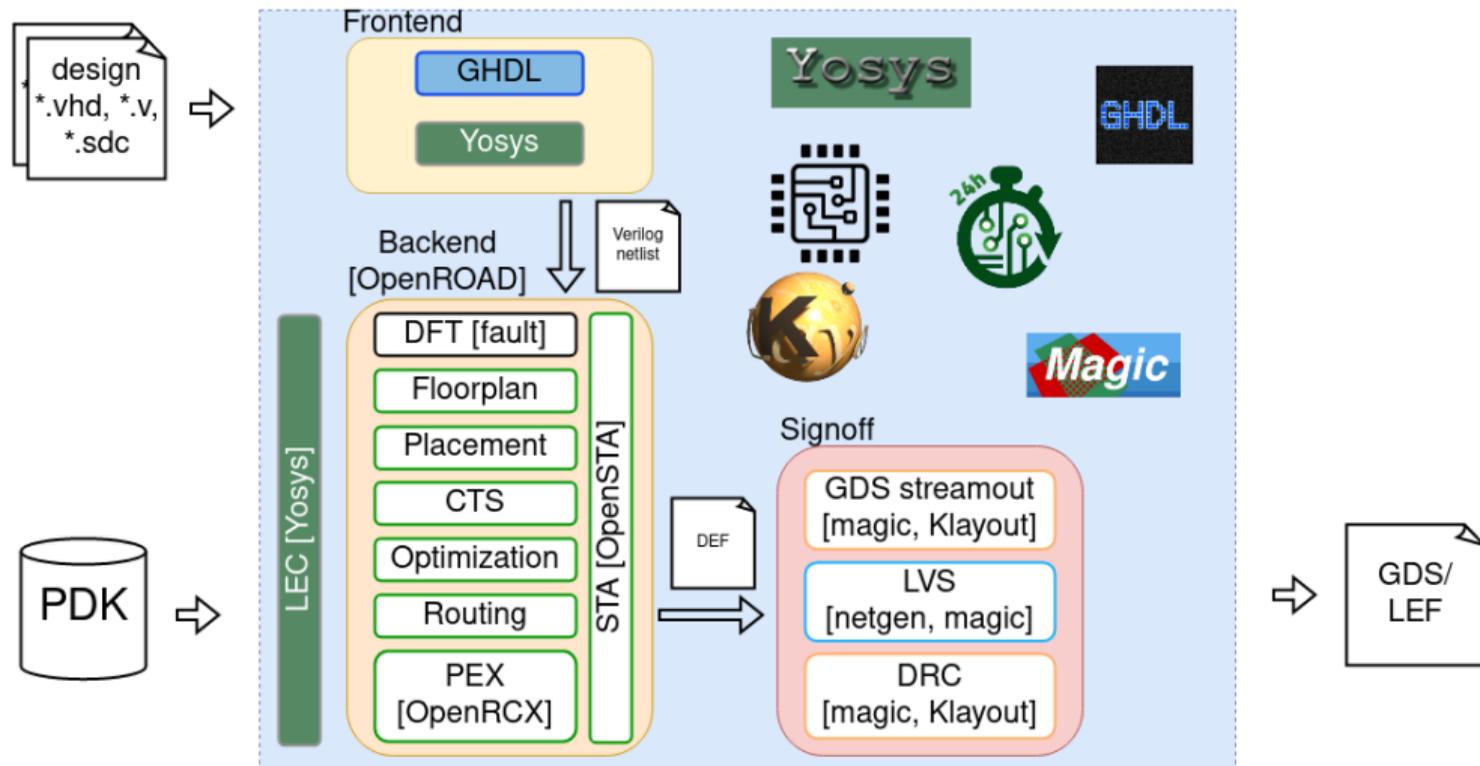
- В последние пару лет появилось большое количество open source проектов связанных с разработкой СБИС и ПЛИС (open silicon);
- Мы в компании "Мальт систем" внимательно следим за развитием открытых инструментов, в том числе докладываем результаты своих исследований на конференциях (ИСП 2021, Микроэлектроника 2022);
- В этом докладе мы расскажем про практический опыт разработки системы на кристалле (СнК) с ПЛИС при помощи открытых инструментов с открытыми и проприетарными PDK для 130 и 180 нм процессов.

Открытые маршруты разработки СБИС и прошивок ПЛИС

Маршрут разработки прошивок ПЛИС



Маршрут OpenLane



Особенности OpenLane

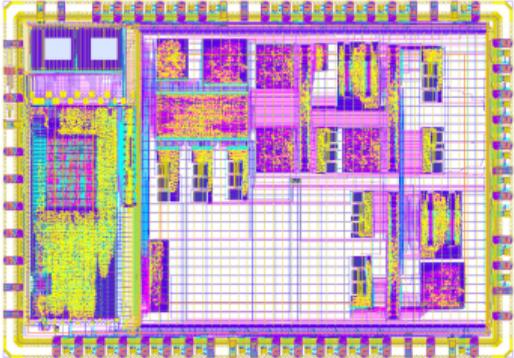


- Полный интегрированный и скриптуемый маршрут от RTL до GDS signoff;
- Включает в себя все ведущие open silicon инструменты;
- Ориентируется на максимальную возможную автоматизацию, а не QoR;
- Для оценочной имплементации чисто цифрового дизайна достаточно написать короткий конфигурационный файл;
- Компоненты маршрута протестированы авторами на многих закрытых коммерческих PDK вплоть до 14нм;
- Качество результата (QoR) на 130 нм уступает коммерческим САПР не более двух раз.



efabless.com

Sponsored by



PDK

Открытые PDK

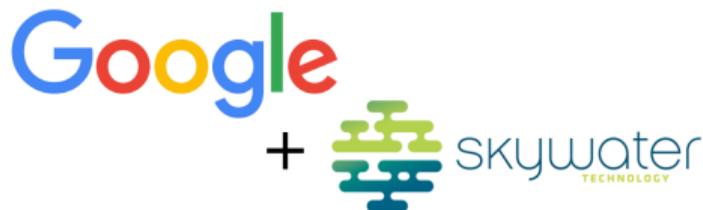


Доступны уже сейчас:

- FreePDK3/15/45 - учебные PDK на 3, 15, 45 нм, не предназначены для выпуска;
- SkyWater 130nm (далее SKY130) - первый открытый PDK, есть ReRAM;
- GlobalFoundries 180nm (далее GF180) - появился в 2022 году.

На подходе:

- SkyWater 90nm;
- SkyWater 90nm SOI.



FOSS 130nm Production PDK
github.com/google/skywater-pdk



FOSS 180nm Production PDK
github.com/google/gf180mcu-pdk

GlobalFoundries 180nm



- Нацелен на разработку МКК, поддерживает напряжения ядра до 6В и IO до 10В;
- Обладает достаточно низкой плотностью и низким быстродействием;
- Имеет в составе eFuse ячейки;
- Первый Open MPW тейпаут 05.12.2022.



Возможность адаптации коммерческих PDK



Чего не хватает для работы цифрового маршрута с новым PDK:

- DRC скрипты;
- LVS;
- PEX.

Требуется сформировать правила в формате открытых инструментов, опираясь на DRM и скрипты для коммерческих САПР.



Нами разработаны методики адаптации PDK, которые позволяют в течение недель добавлять в Openlane "зрелые" (>65 нм) техпроцессы.

СНК с ПЛИС

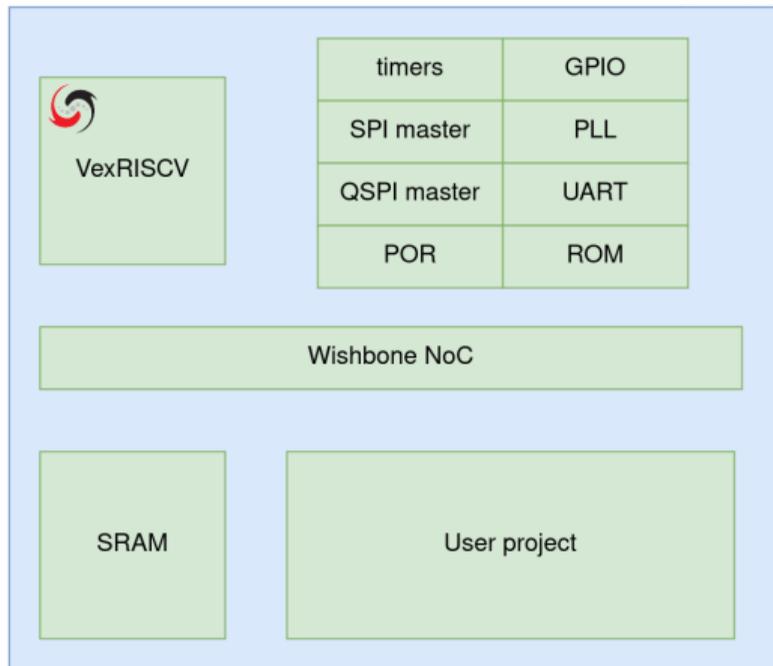
Caravel test harness



- Caravel - стандартная тестовая обвязка чипа для Open MPW;
- Представляет из себя top-level GDS в который "вставляется" пользовательский проект;
- Унифицирует padding, что позволяет использовать одинаковые корпуса и тестовые платы;
- Содержит в составе простой МКК сгенерированный в среде Litem;
- МКК имеет Wishbone-интерфейс к пользовательской логике.



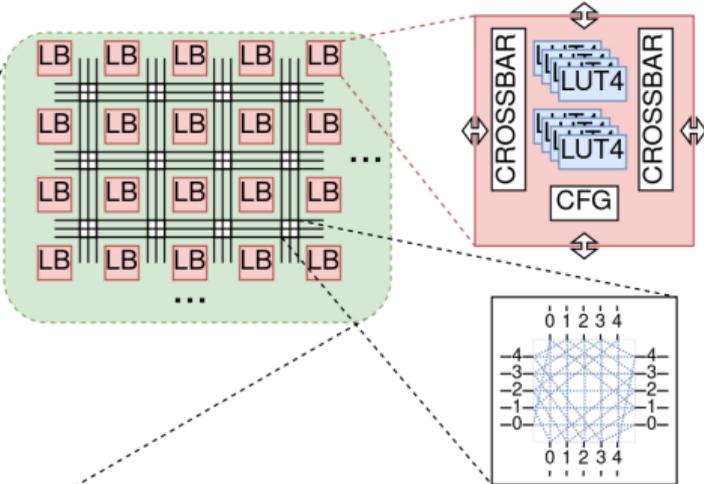
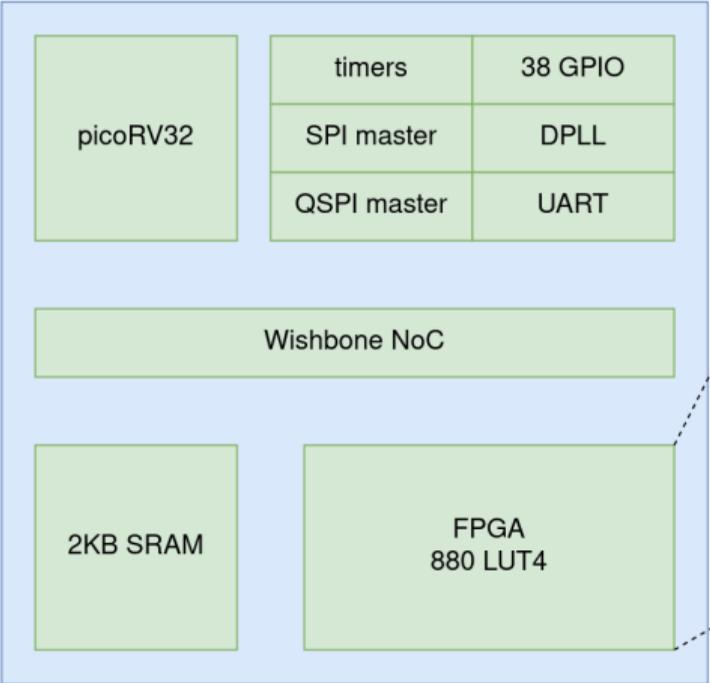
Caravel test harness



СНК с eFPGA на SKY130



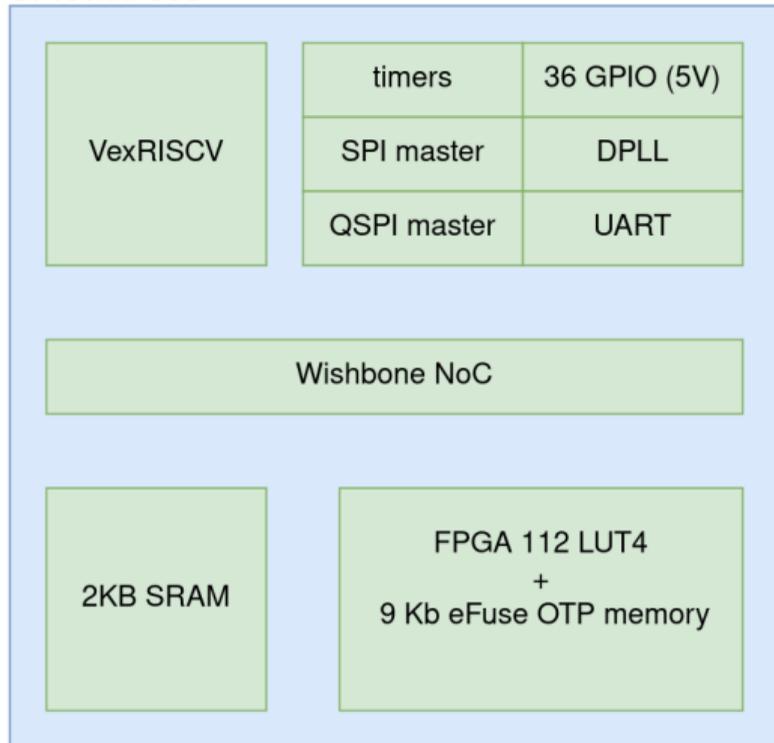
SKY130 SoC



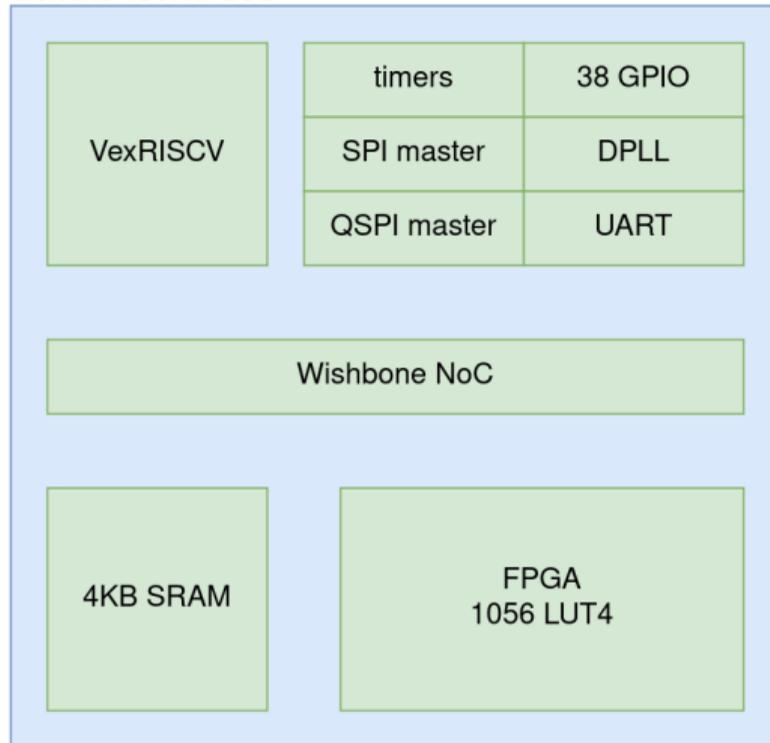
СНК на GF180 и коммерческий 130 нм



GF180nm SoC



Generic 130nm SoC

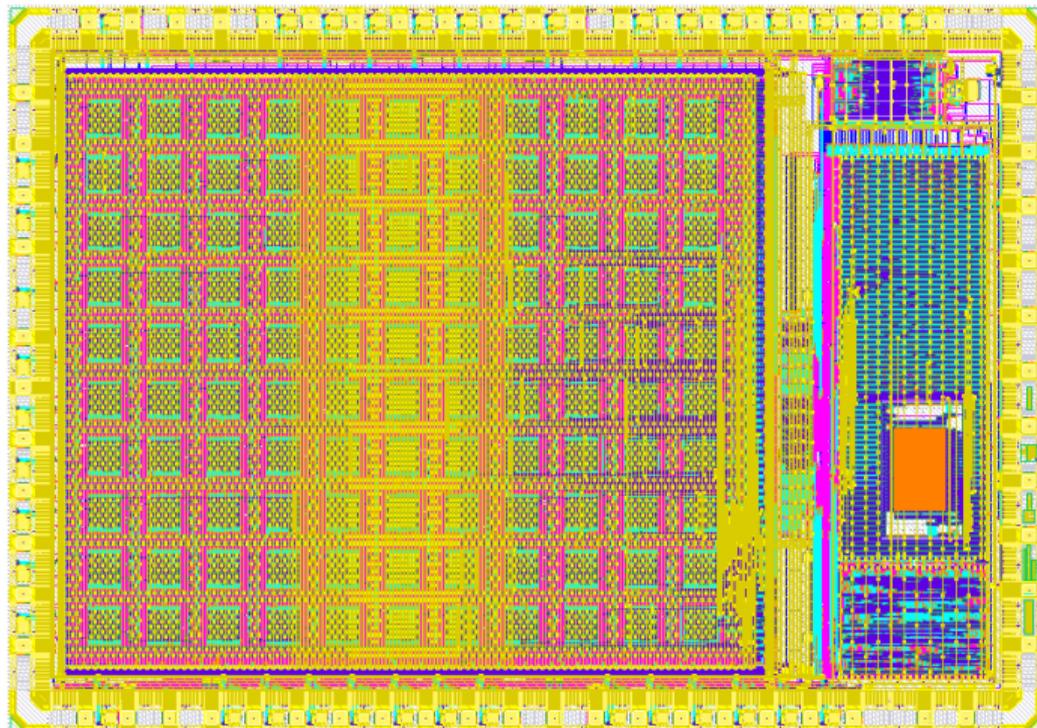


Оценка результатов

Результаты имплементации СнК на SKY130



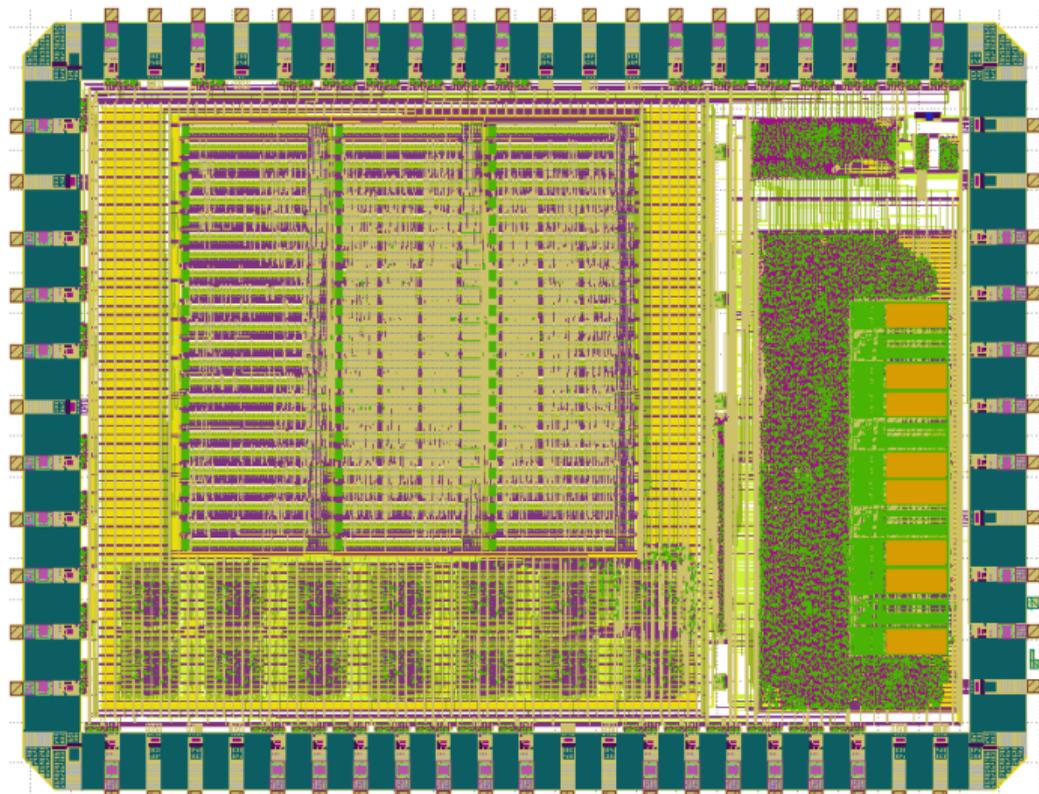
- Github
- 880 LUT
- Характерная частота 25 МГц
- Площадь всей СнК 18 мм²
- Площадь ПЛИС 9.8 мм²



Результаты имплементации СнК на GF180



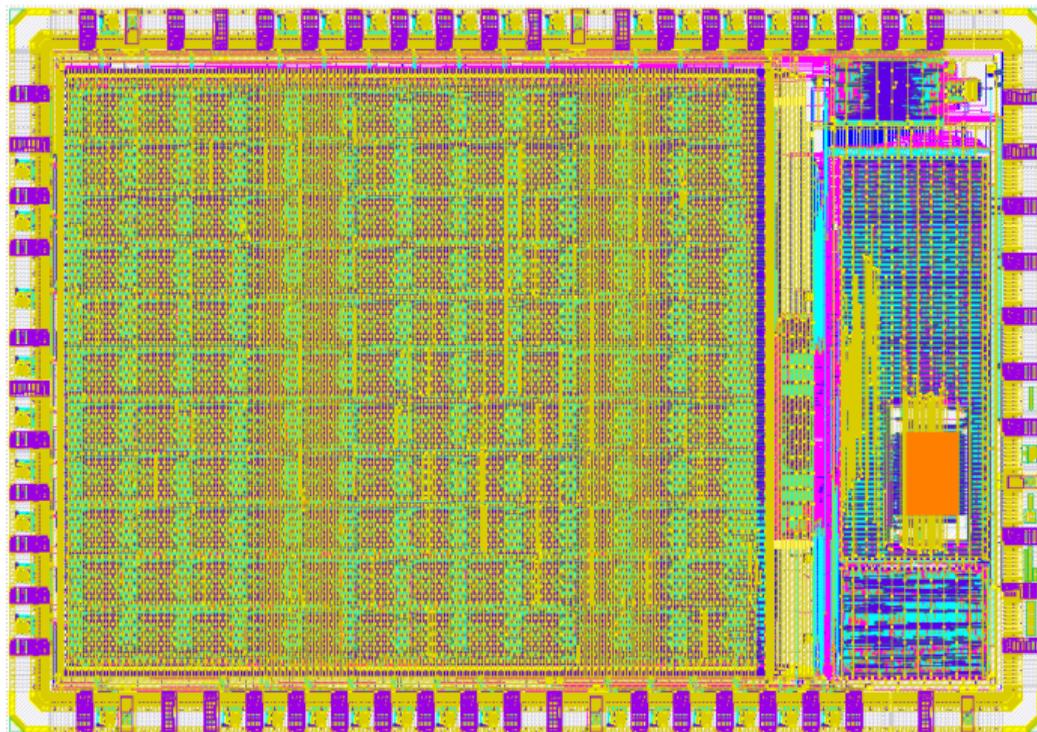
- Github
- 112 LUT
- Характерная частота 10 МГц
- Неволатильный конфиг в eFuse



Результаты имплементации СнК на 130 нм



- 1056 LUT
- Характерная частота 40 МГц
- Площадь всей СнК 18 мм²
- Площадь ПЛИС 9.8 мм²



ПЛИС и СнК используемые для сравнения



Название	Тех., нм	LUT4	BRAM, КБит	Площадь, мм ²	130нм, LUT/мм ²
СнК130	130	1056	0	18.6	105
Altera Flex10k ¹	420	2880	20	395	95
Xilinx Spartan 3 ²	90	8064	360	20	193
Lattice iCE40 ³	40	1280	64	2.1	80

Название СнК	Процессорное ядро	Частота, МГц
СнК130	VexRISCV (RISC-V)	50
Gowin Arora	Cortex-M3 (ARM)	100
QuickLogic EOS S3	Cortex-M4F (ARM)	80

¹EPF10K50

²XC3S400A

³LP1K

Полученные характеристики и сравнение с аналогами



Площадь, LUT

Тест	СНК130	Spartan 3A	iCE40, nextpnr	Flex 10k
WB counter	32	16	29	15
FIFO	272	115	150	253
TEA	552	104	314	651
HyperRAM	592	464	608	450

Частота, МГц

Тест	СНК130	Spartan 3A	iCE40, nextpnr	Flex 10k
WB counter	25	240	195	57
FIFO	11	150	90	33
TEA	3	140	87	65
HyperRAM	13	175	118	47

Выводы

Выводы



- Открытые САПР готовы для разработки микросхем средней сложности на техпроцессах уровня 65 нм и толще;
- На примере СнК с ПЛИС мы продемонстрировали гибкость открытого маршрута OpenLane, из одного RTL мы генерировали 3 различных дизайна СнК на разные техпроцессы;
- Одна из ниш, которую открытые САПР могут занять уже сейчас - быстрое прототипирование и оценки дизайнов;
- Современное состояние открытых САПР - это отличная отправная точка для создания собственных решений;
- Динамика развития open silicon проектов очень высокая, то что было недоступно или не работало "вчера" вполне возможно уже работает;
- Тема открытых САПР собрала вокруг себя большое сообщество разработчиков и очевидно будет развиваться, догоняя коммерческие решения.

Планы на будущее



- Продолжение экспериментов с более тонкими техпроцессами;
- Совершенствование архитектуры модельной ПЛИС;
- Адаптация ПЛИС-маршрута F4PGA (бывший Symbiflow);
- Upstreaming наших open silicon наработок.