

Применение маршрута OpenLane для проектирования цифровых дизайнов с технологическими нормами до 28 нм

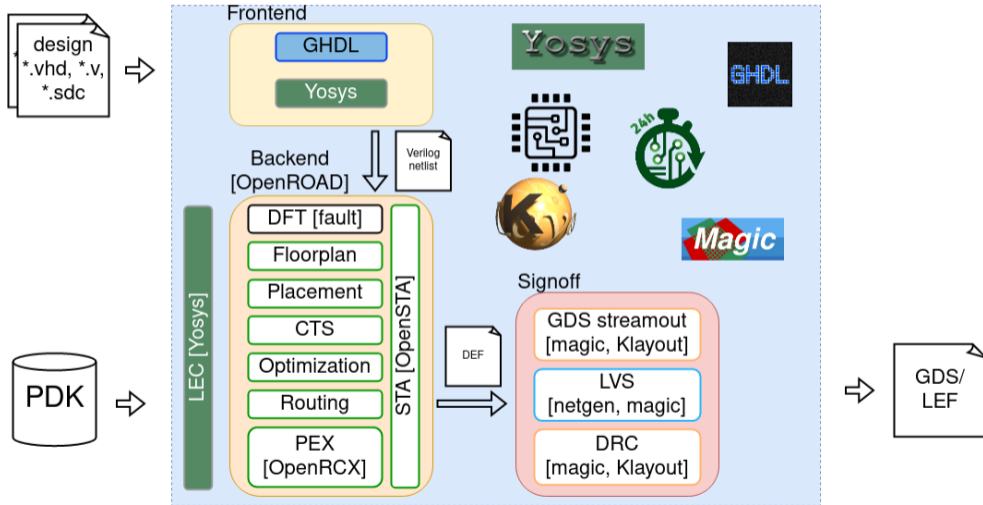
Круглый стол по САПР. АРПЭ.

**Елизаров С.Г., Лукьянченко Г.А, Монахов А.М.,
Уманский М.В.**

ООО «Мальт систем»



Открытый маршрут OpenLane



Особенности маршрута OpenLane



- Полный интегрированный и скриптуемый маршрут от RTL до GDS signoff;
- Включает в себя все ведущие open silicon инструменты;
- Ориентируется в первую очередь на максимальную возможную автоматизацию, а не на качество результата;
- Для оценочной имплементации чисто цифрового дизайна достаточно написать короткий конфигурационный файл;
- Компоненты маршрута протестированы авторами на многих закрытых коммерческих PDK вплоть до 14нм;
- Качество результата на 130 нм уступает коммерческим САПР не более двух раз.

Сравнение результатов OpenLane с коммерческим САПР

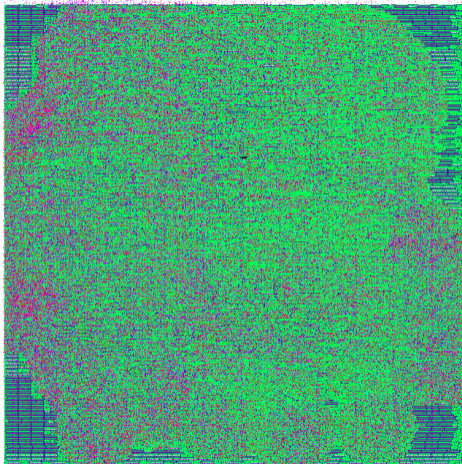


Реализация	Площадь RV32 ¹	Частота RV32	Площадь AES	Частота AES
130 нм OpenLane	0.567	166	0.881	170
130 нм Cadence	0.323	300	0.460	300
28 нм OpenLane	0.074	625	0.144	480
28 нм Cadence	0.023	1550	0.043	1900

Площади в мм², частоты в МГц

¹Ядро picoRV32

Дизайны большие и маленькие



AES на 130 нм (40 тыс. вент.)



RV64 SMP кластер на 28 нм (1 млн вент.)

Адаптация PDK к маршруту.

Из чего состоит PDK?



- DRM - Design Rule Manual;
- Скрипты для DRC (Design Rule Checking);
- Скрипты для LVS (Layout Versus Schematic);
- Скрипты для паразитной экстракции (PEX);
- Модели примитивов (devices);
- Библиотеки ячеек.

Открытые и закрытые форматы



Элементы PDK	Форматы	Проприетарность
DRC-скрипты	SVRF	Да
LVS-скрипты	SVRF	Да
PEX-скрипты	Calibre xRC	Да
Модели для аналоговой симуляции	SPICE	Нет
Layout ячеек	GDS II	Нет
Нетлисты ячеек	SPICE	Нет
Результаты характеристики	Liberty	Нет
Цифровые модели ячеек	Verilog	Нет
Топология	LEF/DEF	Нет

Адаптация коммерческих PDK для OpenLane



Чего не хватает для работы цифрового маршрута с новым PDK:

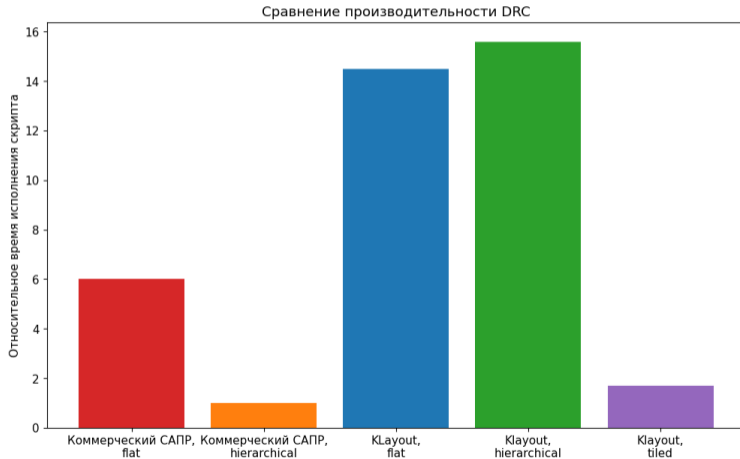
- DRC скрипты;
- LVS;
- PEX.

Требуется сформировать правила в формате KlAYOUT, опираясь на DRM и скрипты DRC для коммерческих САПР.



Нами разработаны методики адаптации PDK, которые позволяют автоматизировать портирование скриптов для техпроцессов до 28 нм.

Сравнение производительности DRC KLayout с коммерческим инструментом на 28 нм



Чего не хватает в OpenLane для 28 нм?



- Сложности с DRC-clean роутингом, что ограничивает качество достижимых результатов.
- Отсутствует инструмент для проверки целостности сигналов (SI).
- Отсутствует инструмент для проверки правил электромиграции (EM).
- Отсутствует инструмент для аналоговой паразитной экстракции (PEX).

Мы знаем как разрешить все эти сложность и имеем соответствующие наработки.

Выводы



- Экспериментальные данные от наших инженеров показывают, что для разработки цифровых микросхем можно пользоваться открытыми инструментами уже сейчас, в том числе на тонкие техпроцессы.
- Хотя качество результата OpenLane пока заметно уступает коммерческим инструментам, для многих задач его возможностей вполне достаточно.
- Вопреки существующему мнению, наши данные показывают, что существенных ограничений на размер дизайна в OpenLane нет. Маршрут вполне позволяет разрабатывать проекты размером в десятки миллионов вентиляей.
- Динамика развития OpenLane, то что было недоступно или не работало "вчера" вполне возможно уже работает.
- Благодаря открытости кода компонентов OpenLane в него возможно вносить доработки, как для увеличения функциональности, так и для улучшения качества результата. Часть таких доработок мы уже ведем в своих внутренних проектах, часть можем осуществить.